

第十三章 UART

UART 負責以串聯的方式建立兩個裝置之間的連線，最常見的是 RS232。UART 訊框包括起始位元、資料位元、同位檢查位元、停止位元。UART 晶片的演進下：

1. 8250/8250A/8250B：應用於 PC/XT
2. 16450：應用於 PC/AT。傳輸速度 38.4 kbs
3. 16550：各自獨立的傳送和接收 FIFO，可容納 16 bytes。傳輸速度 115.2 kbs
4. 16650：各自獨立的傳送和接收 FIFO，可容納 32 bytes；可用 DMA 傳輸；軟體流量控制

本章將敘述通用非同步接收/傳送器(UART)序列埠。CPU 使用程式化 I/O 或直接記憶體存取(DMA)控制 UART。PXA250 和 PXA210 應用處理器有三個 UART：全功能 UART(FFUART)、藍芽 UART(BTUART)、和標準 UART (STUART)。這些 UART 都使用相同的程式模型。

注意：PXA210 應用處理器沒有全部 UART 控制功能。

13.1 特徵列表

UART 共同特徵如下：

- 功能與 16550 相容
- 在序列資料中加入或刪除標準非同步通訊位元(起始、停止、和同位元)的能力
- 獨立控制傳送、接收、線路狀態和資料集中斷
- 程式化傳輸速率產生器，將內部時脈被除以 1 到 $(2^{16}-1)$ 其中一個數值，產生一個 16X 時脈
- 允許軟體對數據機做流量控制。每個 UART 有不同的數據機控制能力。
- 程式化序列介面，可提供：
 - 5、6、7 或 8 位元的字元
 - 偵測偶數、奇數和無同位元
 - 產生 1、1.5 或 2 個停止位元
 - 對 BTUART 可達 921 kbps 傳輸速率，對其他 UART 可達 230 kbps 傳輸速率
- 64 位元組傳送 FIFO

- 64 位元組接收 FIFO
- 足夠的狀態報告能力
- 產生及刪除線路中斷的能力
- 內部診斷能力，包含：
 - 回送(Loopback)控制隔離對通訊連結故障
 - 中斷、同位元和訊框錯誤模擬
- 完整的優先順序中斷控制系統
- 傳送資料及接收資料的 DMA 請求各自分離
- 慢速紅外線非同步介面以符合紅外線標準協會(IRDA)標準

13.2 概論

每個序列埠都包含一個 UART 和一個符合 IRDA 序列紅外線(SIR)實體層連結規格的慢速紅外線傳送編碼器及接收解碼器。

每個 UART 在從週邊裝置或數據機接收到資料字元時，執行序列-平行轉換；從處理器接收到資料字元時，執行平行-序列的轉換。在運作過程中，處理器可以讀取 UART 所有狀態。狀態資訊包含傳送操作的種類及條件，以及與 UART 相關的錯誤情況(同位元、過載、訊框組成、或中斷)。

每個序列埠可在 FIFO 或非 FIFO 模式下運作。在 FIFO 模式中，CPU 送來的資料字元，會保留再 64 位元組傳送 FIFO，直到資料傳送到序列連結；序列連結送來的資料字元，會保留再 64 位元組接收 FIFO，直到 CPU 讀取。在非 FIFO 模式中，則略過傳送及接收 FIFO。

每個 UART 有一個程式化傳輸速率產生器，將輸入時脈除以介於 1 到($2^{16}-1$)中的數值。產生一個 16X 時脈，用來驅動內部傳送器及接收器邏輯單元。軟體可以設定中斷來達到要求。控制通訊連結需要的計算數量減少到最小。每個 UART 可以是 poll 或中斷驅動的方式，在軟體控制的環境下操作。

13.2.1 全功能 UART

FFUART 支援數據機控制的能力。經過測試，FFUART 最大的傳輸速率為 230.4 kbps。除數門鎖暫存器中，數值必須大於或等於 4。

13.2.2 藍芽 UART

BTUART 是個高速的 UART，最高傳輸速率可達 921.6 kbps 並且可以與藍芽模組連接。支援特徵列表中的功能(參考 13-1 頁 13.1 節「特徵列表」)，但是只支援兩個數據機控制腳位(nCTS、nRTS)。

13.2.3 標準 UART

STUART 支援特徵列表中全部功能(參考 13-1 頁 13.1 節「特徵列表」)，但是並不支援數據機控制能力。此 UART 測試的最大傳輸速率為 230.4 kbps。除數門鎖暫存器中設定的除數必須大於或等於 4。

13.2.4 16550 之相容性

應用處理器的 UART 功能與 16550 工業標準相容。每個 UART 支援全部 16550 功能和下列特性：

- 傳送服務及接收服務時發出 DMA 請求
- 慢速紅外線非同步介面
- NRZ 加密/解密功能

13.3 訊號說明

表 13-1 描述和 UART 模組連接的外部訊號。這些腳位透過系統整合單元連接到 GPIO。參考 4.1 節「多用途 I/O」有更多關於 GPIO 細節。

表 13-1 UART 訊號說明

名稱	種類	說明
RXD	輸入	序列輸入 ：序列資料輸入到接收移位暫存器。在紅外線模式中，連接到紅外線接收輸入端。三種 UART 都有 RXD 訊號。
TXD	輸出	序列輸出 ：序列資料輸出到通訊連結週邊、數據機、或資料集。UART 重置時，TXD 訊號在設定為 1。在紅外線模式中，連接到紅外線傳送輸出端。三種 UART 都有 TXD 訊號。
nCTS	輸入	清除傳送 ：當狀態為 Low 表示數據機或資料集準備交換資料。nCTS 訊號是數據機狀態輸入，讀取數據機狀態暫存器的位元 4(CTS)得知 nCTS 的狀態。第 4 個位元是 nCTS 訊號的補數。數據機狀態暫存器(MSR)的位元 0(DCTS)表示從上一次數據機狀態暫存器讀取後，nCTS 輸入是否有改變。nCTS 在傳送器上沒有作用。FFUART 和 BTUART 有 nCTS 訊號。

		當 MSR 的 CTS 位元改變狀態時且數據機狀態中斷致能，就會產生中斷請求。
nDSR	輸入	資料集就緒： 當狀態為 Low，表示數據機或資料集準備與 UART 建立通訊連結。nDSR 訊號是數據機狀態輸入，讀取 MSR 的位元 5(DSR)得知 nDSR 的狀態。第 5 個位元是 nDSR 訊號的補數。MSR 的位元 1(DDSR)表示從上一次讀取 MSR 後，nDSR 輸入是否有改變狀態。只有 FFUART 有 nDSR 訊號。 當 MSR 的 DSR 位元改變狀態時且數據機狀態中斷致能，就會產生中斷請求。
nDCD	輸入	資料載體偵測： 當狀態為 Low，表示數據機或是資料集已經偵測到了資料載體。nDCD 訊號是數據機狀態輸入，讀取 MSR 的位元 7(DCD)得知 nDCD 的狀態。第 7 個位元是 nDCD 訊號的補數。MSR 的位元 3(DDCD)表示從上一次讀取 MSR 後，nDCD 輸入是否有改變狀態。nDCD 對接收器沒有影響。只有 FFUART 有 nDSR 訊號。 當 DCD 位元改變狀態時且數據機狀態中斷致能，就會產生中斷請求。
nRI	輸入	鈴聲指示器： 當狀態為 Low，表示數據機或是資料集已經收到電話鈴聲訊號。nRI 訊號是數據機狀態輸入，讀取 MSR 的位元 6(RI)得知 nRI 的狀態。第 6 個位元是 nRI 訊號的補數。MSR 的位元 2(TERI)表示從上一次讀取 MSR 後，nRI 輸入訊號是否由 Low 改變為 High。只有 FFUART 有 nRI 訊號。 當 RI 位元由 High 改變為 Low 狀態且數據機狀態中斷致能，就會產生中斷請求。
nDTR	輸出	資料終端就緒： 當狀態為 Low 時，通知數據機或資料集表示 UART 準備建立通訊連結。設定 MSR 第 0 個位元(DTR)為 1，則 nDTR 輸出訊號為 Low 有效狀態。UART 重置後，nDTR 訊號為 High 無效狀態。迴圈模式時這個訊號固定在無效狀態。 FFUART 有 nDTR 訊號。
nRTS	輸出	請求傳送： 當狀態為 Low 時，通知數據機或資料集表示 UART 已經準備交換資料。藉由設定 MSR 位元 1(RTS)為 1 時，則 nRTS 輸出訊號為 Low 有效狀態。UART 重置後，nRTS 訊號為 High 無效狀態。迴圈模式時這個訊號固定在無效狀態。FFUART 和 BTUART 有 nRTS 訊號。

13.4 UART 操作說明

UART 資料訊框格式如圖 13-1 所示。



圖 13-1 UART 資料訊框範例

接收資料取樣計數器的頻率必須是位元頻率的 16 倍，由傳輸速率產生器輸出。在每個位元的中間取樣 3 次。圖 13-1 有陰影的位元是可有可無，可以由軟體設定。

每個資料訊框長度都介於 7 位元到 12 位元之間，長度是依照資料長度、是否有同位位元和停止位元的數量來決定。資料訊框開始傳送時，TXD 或 RXD 由高電位轉為低電位代表起始位元。起始位元後接著是由最低位元(LSB)開始的 5 位元到 8 位元的資料。資料位元接著為可以是同位位元。如果是設定偶同位且資料位元有奇數個 1，或是啟動奇同位且資料位元有偶數個 1，則同位元位元就會設為 1。資料訊框由軟體設定 1 個、1.5 個或 2 個停止位元表示訊框結束。停止位元是由 1 個、1.5 個或 2 個連續位元的邏輯 1 所組成。

每個 UART 都有兩個 FIFO：一個傳送及一個接收。傳送 FIFO 的格式為深 64 位元組及寬 8 位元。接收 FIFO 的格式為深 64 位元組及寬 11 位元。三個位元用來追查資料錯誤。

UART可用NRZ編碼表示位元的數值。當中斷啟動暫存器(IER)的第5位元(IER[5])設為高電位，則使用NRZ編碼。1表示發生一個電位轉換，0表示沒有發生電位轉換。圖13-2是資料位元0b0100 1011的NRZ編碼。由最低位元開始傳送。

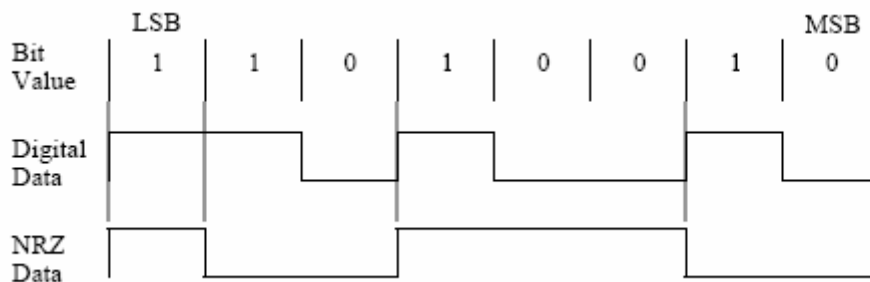


圖 13-2 NRZ 位元編碼範例：0b0100 1011

13.4.1 重置

UART 重置後處於禁能狀態。若要啟動 UART，軟體必須設定 GPIO 暫存器 (參考 4-1 頁 4.1 節「通用輸入/輸出」)，接著要設定 IER[UUE]。當 UART 致能後，接收器會等待訊框起始位元，傳送器傳送放在保持暫存器的資料。傳送的資料可以在 UART 致能前寫入傳送保持暫存器。在 FIFO 模式中，資料傳送到接腳前會先從 FIFO 傳送到傳送保持暫存器。

當 UART 單元禁能時，傳送器或接收器會先完成正在處理的位元組資料，然後停止傳送或接收資料。FIFO 中的資料並沒有清除，當 UART 再度致能時，傳輸的動作則會繼續進行。

13.4.2 內部暫存器說明

每個 UART 有 13 個暫存器：12 個暫存器操控 UART，1 個暫存器慢速紅外線設定。這些暫存器都是 32 位元，但是只有最低 8 個低位元是有效資料。12 個 UART 操作暫存器共用 9 個 I/O 位址空間。表 13-2 列出暫存器相對於基底的偏移位址。每個 UART 的基底位址為 32 位元。SLCR[DLAB]位元會影響了 UART 對暫存器的選擇。軟體必須設置 SLCR[DLAB]位元為高電位，才可以存取傳輸速率產生器除數門鎖暫存器。

表 13-2 UART 暫存器相對於基底的偏移位址

UART 暫存器位址(基底+偏移量)	DLAB 位元數值	存取暫存器
Base	0	接收緩衝(唯讀)
Base	0	傳送緩衝(唯寫)
Base + 0x04	0	中斷致能(可讀寫)
Base + 0x08	X	中斷確認(唯讀)
Base + 0x08	X	FIFO 控制(唯寫)
Base + 0x0C	X	線路控制(可讀寫)
Base + 0x10	X	數據機控制(可讀寫)
Base + 0x14	X	線路狀態(唯讀)
Base + 0x18	X	數據機狀態(唯讀)
Base + 0x1C	X	* Scratch Pad(可讀寫)
Base + 0x20	X	紅外線選擇(可讀寫)
Base	1	除數門鎖低電位(可讀寫)
Base + 0x04	1	除數門鎖高電位(可讀寫)

13.4.2.1 接收緩衝暫存器

在非 FIFO 模式中，接收緩衝暫存器(RBR)持有 UART 接收移位暫存器收到的字元。如果設定 RBR 使用少於 8 位元，則位元會靠右對齊，未使用的最高位元為 0。讀取這個暫存器後，會自動清除暫存器中的資料，並且將線路狀態暫存器(LSR)中的資料就緒(DR)位元清除為 0。

在 FIFO 模式中，RBR 會閃住 FIFO 的前端資料位元的數值。

表 13-3 接收緩衝暫存器

Base(DLAB=0)	接收緩衝暫存器																UART																
Bit	31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0	
	Reserved																RBR7	RBR6	RBR5	RBR4	RBR3	RBR2	RBR1	RBR0									
Reset	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	
唯讀																																	
位元	名稱		說明																														
[31:8]	—		保留																														
[7:0]	RBR[7:0]		資料位元由最低位元開始接收																														

13.4.2.2 傳送保持暫存器

在非 FIFO 模式中，傳送保持暫存器(THR)會持有下一個要傳送的位元組。當 TSR 為清空時，THR 的內容載入到 TSR，然後將 LSR[TDRQ]設置為 1。

在 FIFO 模式中，寫入 THR 後會將資料放在 FIFO 的上端。當 TSR 暫存器清空時，在 FIFO 前端的資料會載入到 TSR 中。

表 13-4 傳送保持暫存器

Base(DLAB=0)	傳送保持暫存器																UART																
Bit	31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0	
	Reserved																THR7	THR6	THR5	THR4	THR3	THR2	THR1	THR0									
Reset	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	
唯寫																																	
位元	名稱		說明																														
31:8	—		保留																														
7:0	THR[7:0]		資料位元由最低位元開始傳送																														

13.4.2.3 程式化鮑率產生器

每個 UART 都有一個程式化傳輸速率產生器，以固定的 14.7456 MHz 時脈，除以 1 到(2¹⁶-1)之間的數值。對 FFUART 及 STUART 而言，除數從 4 到(2¹⁶-1)之間。鮑率產生器的輸出頻率為傳輸速率的 16 倍。除數為 16 位元，儲存在兩個 8 位元的門鎖暫存器。在初始化的過程中，為了確定鮑率產生器能正常運作，就會讀取除數門鎖。如果每個除數門鎖的數值為 0，16X 時脈就會終止。存取除數門鎖時，必須一次讀寫一個字組。

資料移位進入或離開 UART 時，傳輸速率由下列公式決定：

$$\text{傳輸速率} = \frac{14.7456 \text{ MHz}}{(16 \times \text{除數})}$$

範例：如果除數為 24，則傳輸速率為 38400 bps。

重置時，除數值為 0x0002。對 FFUART 及 STUART 而言，必須在啟動 UART 單元前，必須除數值必須大於等於 0x0004。

表 13-5 低位元除數門鎖暫存器

Base(DLAB=1)		低位元除數門鎖暫存器																UART														
Bit	31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
	Reserved																								DLL7	DLL6	DLL5	DLL4	DLL3	DLL2	DLL1	DLL0
Reset	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	1	0
可讀寫																																
位元	名稱		說明																													
31:8	—		保留																													
7:0	DLL[7:0]		除數門鎖低位元組																													

表 13-6 高位元除數門鎖暫存器

Base+0x04 (DLAB=1)		高位元除數門鎖暫存器																UART														
Bit	31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
	Reserved																								DLH15	DLH14	DLH13	DLH12	DLH11	DLH10	DLH9	DLH8
Reset	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0
可讀寫																																
位元	名稱		說明																													
31:8	—		保留																													
7:0	DLH[7:0]		除數門鎖高位元組																													

13.4.2.4 中斷致能暫存器

IER 藉由設置中斷確認暫存器(IIR)中的數值可設定五種類型中斷致能。如果要關閉中斷，軟體必須清除 IER 中對應的位元。軟體由設置對應的位元來啟動

中斷。

字元逾時確認中斷和可用接收資料中斷是分開的，確保處理器和 DMA 控制器不會同時處理接收 FIFO 相關服務。當字元逾時確認中斷發生時，處理器必須透過程式化 I/O 處理接收 FIFO 中的資料。

當 DMA 請求致能時，就會引發一個錯誤中斷。此中斷產生的原因是當 LSR 位元 7 設置為 1 時，又接收 FIFO 有錯誤時，不能產生接收 DMA 請求。錯誤中斷告知處理器透過程式化 I/O 來處理接收 FIFO 中的資料。當 DMA 請求致能並且不能遮蔽時，就會發出錯誤中斷。當在 FIFO 前端發生錯誤時，就會引發接收器線路狀態中斷。

注意：當 DMA 請求致能且發生中斷時，軟體必須先讀取 LSR，檢查是否有錯誤中斷存在，接著檢查 IIR，確認中斷來源。當從 FIFO 讀取到最後一個錯誤位元組時，就會自動啟動 DMA 請求。因為只有當啟動 DMA 請求時才會發生錯誤中斷，所以如果 DMA 請求是禁能，軟體就不需要檢查錯誤中斷。

ER 的位元 7 是用來啟動 DMA 請求。IER 包含啟動單元和啟動 NRZ 編碼控制位元。位元 7 到位元 4 與標準 16550 暫存器的定義有不同的使用方式。

表 13-7 中斷啟動暫存器

Base+0x04	(DLAB=0)	中斷啟動暫存器	UART																													
Bit	31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
	Reserved																							DMAE	UUE	NRZE	RTOIE	MIE	RLSE	TIE	RAVIE	
Reset	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0

可讀寫		
位元	名稱	說明
31:8	—	保留
7	DMAE	DMA 請求致能 0 = 關閉 DMA 請求 1 = 啟動 DMA 請求
6	UUE	UART 單元致能 0 = 關閉單元 1 = 啟動單元
5	NRZE	啟動 NRZ 編碼。只有在 UART 模式中才會使用 NRZ 編碼/解碼，紅外線模式中不使用。如果啟動慢速紅外線接收器或傳送器，就會關閉 NRZ 編碼。

		0 = 關閉 NRZ 編碼 1 = 啟動 NRZ 編碼
4	RTOIE	字元逾時確認中斷致能 0 = 關閉字元逾時確認中斷 1 = 啟動字元逾時確認中斷
3	MIE	數據機中斷致能 0 = 關閉數據機狀態中斷 1 = 啟動數據機狀態中斷
2	RLSE	接收器線路狀態中斷致能 0 = 關閉接收器線路狀態中斷 1 = 啟動接收器線路狀態中斷
1	TIE	傳送資料請求中斷致能 0 = 關閉傳送 FIFO 資料請求中斷 1 = 啟動傳送 FIFO 資料請求中斷
0	RAVIE	可用接收資料中斷致能 0 = 關閉可用(到達觸發門檻)接收資料中斷 1 = 啟動可用(到達觸發門檻)接收資料中斷

注意：為了確認DMA控制器和程式化I/O沒有存取相同的FIFO，當TIE或RAVIE位元設置為1時，軟體不能設置DMAE位元。

13.4.2.5 中斷確認暫存器

UART將中斷的優先順序訂為四個等級(參考表13-8)，並將記錄在IIR中。IIR儲存的資訊可以指出在等待還未處理中斷的優先順序，並且確認中斷的來源。

錯誤中斷在LSR中是分開回報。在DMA模式中，軟體必須在檢查IIR之前先檢查錯誤中斷。

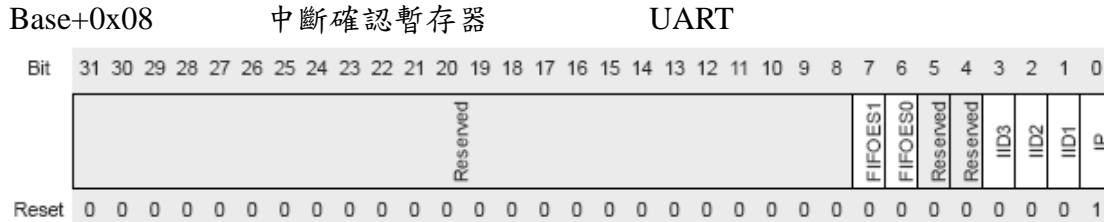
如果在字元逾時確認中斷開始前，有接收到資料，中斷就會取消。

表13-8 中斷條件

優先等級	中斷來源
1(最高)	接收器線路狀態：設置一個或多個錯誤位元
2	可用接收資料。在 FIFO 模式中，達到觸發的門檻。在非 FIFO 模式中，RBR 擁有資料。
2	發生字元逾時確認。只有在 FIFO 模式才會發生，資料已經在接收 FIFO 中，但 FIFO 沒有在設定時間內送出資料。
3	傳送器請求資料。在 FIFO 模式中，傳送 FIFO 至少有一半的空位。

	在非 FIFO 模式中，已傳送 THR 的資料。
4(最低)	數據機狀態：一個或多個數據機輸入訊號狀態已改變。

表 13-9 中斷確認暫存器



唯讀		
位元	名稱	說明
31:8	—	保留
7:6	FIFOES[1:0]	FIFO 模式啟動狀態 00 = 選擇非 FIFO 模式 01 = 保留 10 = 保留 11 = 選擇 FIFO 模式(FCR[TRFIFOE] = 1)
5:4	—	保留
3	TOD(IID3)	偵測字元逾時確認 0 = 沒有待處理字元逾時確認中斷 1 = 有待處理字元逾時確認中斷(FIFO 模式)
2:1	IID[2:1]	中斷來源編碼 00 = 數據機狀態(CTS、DSR、RI、DCD 數據機訊號改變狀態) 01 = 傳送 FIFO 請求資料 10 = 可用接收的資料 11 = 接收錯誤(溢出、同位元、形成訊框、傳輸中斷、FIFO 錯誤)
0	IP	待處理中斷 0 = 中斷是有待處理(active low) 1 = 沒有待處理中斷

表13-10 中斷確認暫存器解碼

中斷 ID 位元				中斷設置/重置功能			
3	2	1	0	優先順序	種類	來源	由何者清除
0	0	0	1	—	無	沒有待處理中斷	—
0	1	1	0	最高	接收器線	溢出錯誤、同位	讀取 LSR

					路狀態	元錯誤、形成訊框錯誤、傳輸中斷錯誤	
0	1	0	0	次高	可用接收資料	非 FIFO 模式：接收緩衝區已滿 FIFO 模式：到達觸發門檻	非 FIFO 模式：讀取接收器緩衝暫存器 FIFO 模式：從 FIFO 讀取位元組資料，直到接低於觸發標準，或設置 FCR[RESETRF]
1	1	0	0	次高	字元逾時確認	只有 FIFO 模式：接收 FIFO 中至少有一個字元，並在四個字元時間內，沒有送出任何資料	讀取接收器 FIFO，設置 FCR[RESETRF]或是收到一個新的起始位元
0	0	1	0	第三高	傳送 FIFO 的資料請求	非 FIFO 模式：傳送保持暫存器為空資料 FIFO 模式：傳送 FIFO 資料數目不足一半	非 FIFO 模式：讀取 IIR 暫存器(中斷的來源)，或寫入到傳送保持暫存器 FIFO 模式：讀取 IIR 暫存器(中斷的來源)，或寫入傳送器 FIFO。
0	0	0	0	第四高	數據機狀態	清除後傳送，資料設置就緒、鈴聲指示器、資料載體偵測	讀取數據機狀態暫存器

13.4.2.6 FIFO 控制暫存器

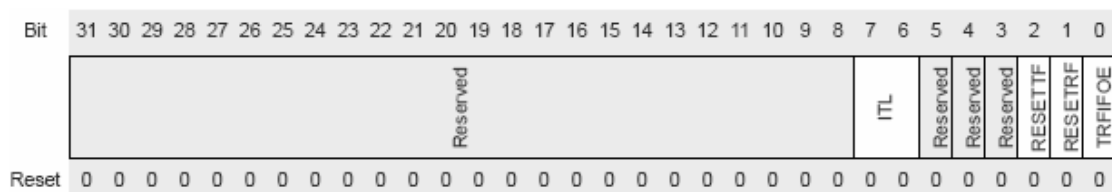
FIFO 控制暫存器(FCR)為一個只能寫入的暫存器，和 IIR 唯讀暫存器處在相同的位址。FCR 啟動/關閉了傳送/接收 FIFO，清除傳送/接收 FIFO，然後設定接收器 FIFO 的觸發門檻。

表 13-11 FIFO 控制暫存器

Base+0x08

FIFO 控制暫存器

UART



唯寫		
位元	名稱	說明
31:8	—	保留
7:6	ITL	<p>中斷觸發門檻：當接收器 FIFO 中位元數目與 ITL 設定的中斷觸發標準值相等，也經由 IER 設定可用接收資料中斷致能，就會產生中斷，並且在 IIR 中設置對應的位元。當到達觸發標準時也產生了接收 DMA 請求。</p> <p>0b00 = FIFO 中有 1 個或多個位元組發出中斷(DMA 模式中無效)</p> <p>0b01 = FIFO 中有 8 個或多個位元組發出中斷和 DMA 請求</p> <p>0b10 = FIFO 中有 16 個或多個位元組發出中斷和 DMA 請求</p> <p>0b11 = FIFO 中有 32 個或多個位元組發出中斷和 DMA 請求</p>
5:3	—	保留
2	RESETTF	<p>重置傳送器 FIFO：當設置 RESETTF 為 1 時，清除所有在傳送器 FIFO 中的位元組。如果設置了 IER 暫存器中的 TIE 位元，就會設置 LSR 中的 TDRQ 位元後，並且發出傳送器請求資料中斷。傳送器移位暫存器不會清除，並且完成目前的傳送工作。</p> <p>0 = 沒有效果</p> <p>1 = 清除傳送器 FIFO</p>
1	RESETRF	<p>重置接收器 FIFO：當設置 RESETRF 為 1 時，清除所有在接收器 FIFO 中的位元組。重置 LSR 中的 DR 位元為 0。清除 FIFO 中的所有錯誤位元和 LSR 中的 FIFOE 位元。LSR 中已經設置的錯誤位元：OE、PE、FE、或 BI，仍舊保留。接收器移位暫存器沒有被清除。如果 IIR 設置為可用接收資料，則清除 IIR。</p> <p>0 = 沒有影響</p> <p>1 = 清除接收器 FIFO</p>
0	TRFIFOE	<p>啟動傳送和接收 FIFO：TRFIFOE 啟動/關閉了傳送器和接收器 FIFO。當 TRFIFOE=1，兩個 FIFO 都會啟動(FIFO 模式)。當 TRFIFOE=0，兩個 FIFO 都會關閉(非 FIFO 模式)。對這個位元寫入 0 會清除兩個 FIFO 中所有的位元組。當由 FIFO 模式改變為非 FIFO 模式，反之亦然，資料會自動的從 FIFO 中清除。當寫入這個暫存器中其他位元或是其他位元不能設定時，這個位元必須為 1。</p> <p>0 = 關閉 FIFO</p> <p>1 = 啟動 FIFO</p>

13.4.2.7 線路控制暫存器

線路控制暫存器(LCR)說明非同步資料傳輸交換的格式。這個序列資料的格式包含 1 個起始位元、5 到 8 個資料位元和 1 個選擇性同位元位元，以及 1 個、1.5 個、或 2 個停止位元。LCR 有允許存取除數門鎖的位元和造成斷線的條件。

表 13-12 線路控制暫存器

Base+0x0C	線路控制暫存器	UART
Bit	31 30 29 28 27 26 25 24 23 22 21 20 19 18 17 16 15 14 13 12 11 10 9 8 7 6 5 4 3 2 1 0	
	Reserved	DLAB SB STKYP EPS PEN STB WLS1 WLS0
Reset	0 0	

可讀寫		
位元	名稱	說明
31:8	—	保留
7	DLAB	除數門鎖存取位元：必須在 READ 或 WRITE 傳輸速率產生器的除數門鎖時，設定為高電位(邏輯 1)。設定為低電位(邏輯 0)則會存取接收器緩衝區、傳送保持暫存器或 IER。 0 = 存取傳送保持暫存器(THR)、接收緩衝暫存器(RBR)和 IER。 1 = 存取除數門鎖暫存器(DLL 和 DLH)
6	SB	設置斷線：送出斷線條件給接收 UART。只有在 TXD 腳位有作用，對傳送器邏輯則沒有影響。在 FIFO 模式中，等待直到傳送器閒置，LS[TEMT]=1，可以設置或清除 SB。 0 = 對 TXD 輸出沒有影響 1 = 強制 TXD 輸出為 0
5	STKYP	Sticky 同位元：強制同位元位置中的數值為 EPS 位元的相反數值，而不是同位元的數值。停止產生同位元。如果 PEN=0，就會忽略 STKYP。 0 = 同位元沒有作用 1 = 強制同位元位元的數值為 EPS 位元的相反數值
4	EPS	選擇偶同位元：選擇偶同位元的位元。如果 PEN=0，忽略 EPS。 0 = 傳送或檢查奇同位元 1 = 傳送或檢查偶同位元
3	PEN	啟動同位元：啟動傳送時產生同位元或是接收時檢查同位元。 0 = 沒有同位元

		1 = 同位元
2	STB	停止位元：指定每個字元傳送和接收時，停止位元的數目。 當在接收時，接收器只檢查第一個停止位元。 0 = 1 個停止位元 1 = 2 個停止位元，如果是五位元字元則是 1.5 位元
1:0	WLS[1:0]	選擇字組長度：指定每次傳送或接收字元時，資料位元組的寬度。 00 = 5 位元字元 01 = 6 位元字元 10 = 7 位元字元 11 = 8 位元字元

13.4.2.8 線路狀態暫存器

LSR 提供資料傳輸狀態資訊給處理器。在非 FIFO 模式中，LSR[4:2]：同位元錯誤、訊框錯誤和斷線中斷，表示接收字元的錯誤狀態。

在 FIFO 模式中，LSR[4:2]表示目前在 FIFO 前端的字元的狀態。當偵測到對應的條件且中斷中斷致能，LSR[4:1]發出接收器線路狀態中斷。在 FIFO 模式中，只有當錯誤的位元到達 FIFO 前端時，才會發生接收器線路狀態中斷。如果錯誤的字元不是在 FIFO 的前端，在讀取其他的字元並且錯誤的字元變成 FIFO 前端的字元後，才會產生線路狀態中斷。

必須在讀取錯誤的位元之前讀取 LSR。軟體讀取 LSR 後才會設置 LSR[4:1] 位元。

參考 13.4.5 節「DMA 請求」瞭解使用 DMA 接收資料的細節。

表 13-13 線路狀態暫存器

Base+0x14	線路狀態暫存器	UART																													
Bit	31 30 29 28 27 26 25 24 23 22 21 20 19 18 17 16 15 14 13 12 11 10 9 8 7 6 5 4 3 2 1 0																														
	Reserved														FIFOE	TEMT	TDRQ	BI	FE	PE	OE	DR									
Reset	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	1	1	0	0	0	0	0

唯讀		
位元	名稱	說明
31:8	—	保留
7	FIFOE	FIFO 錯誤狀態：在非 FIFO 模式中，這個位元為 0。在 FIFO

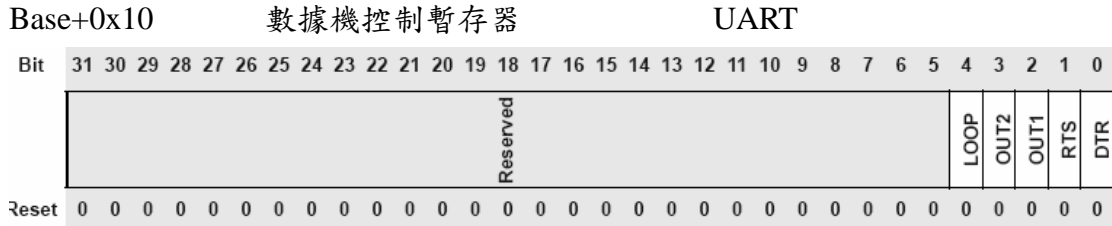
		<p>模式中，當 FIFO 中任何的字元至少有一個同位元錯誤、形成訊框錯誤、或中斷指示，就會設置 FIFOE 為 1。處理器讀取 LSR 時不會重置這個位元。當從 FIFO 讀取到全部錯誤字元時，會重置 FIFOE。如果啟動 DMA 請求(IER 第 7 位元設置為 1)而且 FIFOE 也設為 1，就算接收 FIFO 到達觸發標準，也會產生錯誤中斷而且不會產生接收 DMA 請求。透過讀取 FIFO 來清除錯誤，DMA 請求再度致能。如果 DMA 請求禁能(IER 第 7 位元設置為 0)，FIFOE 設置為 1 就不會產生錯誤中斷。</p> <p>0 = 非 FIFO 模式或在接收 FIFO 中沒有錯誤。 1 = 在接收 FIFO 中至少有一個字元有錯誤</p>
6	TEMT	<p>傳送器清空：當傳送保持暫存器和傳送移位暫存器兩者內容無資料時，設置這個位元。只要傳送保持暫存器或傳送移位暫存器含有資料位元時，TEMT 設為 0。在 FIFO 模式中，當傳送 FIFO 和傳送移位暫存器兩者清，TEMT 就會設為 1。</p> <p>0 = 傳送移位暫存器、傳送保持暫存器或 FIFO 中有資料 1 = 全部在傳送器中的資料都已移出</p>
5	TDRQ	<p>傳送資料請求：表示 UART 需要新的字元做為傳輸之用。除此之外，如果啟動 DMA 請求和 FIFO 模式，當設定傳送資料請求中斷致能，且產生 DMA 請求給 DMA 控制器時，這個位元會使 UART 發出一個中斷給處理器。當一個字元從傳送保持暫存器傳送到傳送移位暫存器時，會設置 TDRQ 位元。當讀取傳送保持暫存器時會清除這個位元。在 FIFO 模式中，當 FIFO 中一半的字元載入到移位暫存器，或是設置了 FCR 中的 RESETTF 位元，就會設置 TDRQ 為 1。當 FIFO 中有超過一半的資料時就會清除這個位元。如果在 FIFO 中載入超過 64 個字元，過多的字元將會遺棄。</p> <p>0 = 保持暫存器中含有資料，或是 FIFO 中的資料等待移出 1 = 傳送 FIFO 含有一半或是少於一半的資料</p>
4	BI	<p>斷線中斷：當接收資料輸入維持低電位的時間比整個字組傳輸的時間(也就是起始位元+資料位元+同位元位元+停止位元)還長，就會設置 BI。當處理器讀取 LSR 時會重置 BI。在 FIFO 模式中，不管斷線條件的時間長短，只有一個 0x00 的字元，送到 FIFO 中。BI 是 FIFO 前端這個字元的斷線條件，而不是最近接收到的字元。</p> <p>0 = 沒有斷線訊號 1 = 斷線訊號</p>
3	FE	<p>訊框錯誤：FE 表示收到的字元沒有正確停止位元。最後一個</p>

		<p>資料位元或是同位元位元之後的位元為 0 時，就會設置 FE。如果 LCR 設定兩個停止位元模式，接收器不會檢查第二個停止位元正確性。當處理器讀取 LSR 時就會重置 FE 指示器。UART 會在一個形成訊框錯誤後重新同步化。要做到這個步驟就需要假設訊框錯誤是接在下一筆資料起始位元引起的，因此要對這個起始位元作兩次取樣，然後讀取資料。在 FIFO 模式中，FE 顯示 FIFO 前端的字元是否有訊框錯誤，而不是最新收到的字元。</p> <p>0 = 沒有形成訊框錯誤 1 = 偵測到無效的停止位元</p>
2	PE	<p>同位元錯誤：表示收到資料同位元位元和設定不合，不是正確奇同位元或偶同位元。偵測同位元錯誤時設置 PE，處理器讀取 LSR 後，清除 PE。在 FIFO 模式中，PE 顯示 FIFO 前端的字元的同位元錯誤，而非新收到的字元。</p> <p>0 = 沒有同位元錯誤 1 = 發生同位元錯誤</p>
1	OE	<p>溢出差錯：在非 FIFO 模式中，接收到新字元，處理器還未讀取接收緩衝暫存器中的資料。新的字元會遺失。在 FIFO 模式中，OE 指示 FIFO 的 64 個位元組都滿載了，最新收到的字元組將會丟棄。偵測到溢出條件時設置 OE，在處理器讀取 LSR 時清除 OE 指示器。</p> <p>0 = 資料沒有遺失 1 = 遺失了接收資料</p>
0	DR	<p>資料就緒：當接收了完整的輸入字元並且傳送到接收緩衝暫存器或 FIFO 中，就會設置這個位元。在非 FIFO 模式中，當讀取接收緩衝區後就會清除 DR。在 FIFO 模式中，如果 FIFO 是沒有字元(RBR 已讀取最後一個字元)，或是 FIFO 用 FCR[RESETRF]重置，就會清除 DR。</p> <p>0 = 沒有接收到資料 1 = 可以從 RBR 或 FIFO 中可用資料</p>

13.4.2.9 數據機控制暫存器

數據機控制暫存器(MCR)使用數據機控制接腳 nRTS 和 nDTR 來控制數據機或資料集的介面。MCR 也控制了回送模式。必須在 UART 致能之前啟動回送模式。MCR 在不同 UART 間的差異將在 13-28 頁 13.5.1 節「UART 暫存器之差異」中說明。

表 13-14 數據機控制暫存器



可讀寫		
位元	名稱	說明
31:5	—	保留
4	LOOP	<p>回送模式：這個位元提供局部的回送特性來診斷測試 UART。當設置 LOOP 為邏輯 1 時，將會發生：設置傳送器序列輸出為邏輯 1 狀態。接收器序列輸入和腳位不再有關連。傳送器移位暫存器的輸出會「回送」到接收器移位暫存器的輸入。四個數據機控制輸入(nCTS、nDSR、nDCD 和 nRI)和腳位不再有關連，而且數據機控制輸出接腳(nRTS 和 nDTR)強制設定為無效的狀態。</p> <p>離開回送模式可能導致數據機狀態暫存器中的 delta 位元(bits 3:0)產生無法預測的結果。建議讀取一次 MSR 來清除 MSR 中的 delta 位元。必須在啟動 UART 之前設定回送模式。MCR 的 4 個低位元連接到數據機狀態暫存器的 4 個高位元：</p> <ul style="list-style-type: none"> • DTR = 1 強制 DSR 為 1 • RTS = 1 強制 CTS 為 1 • OUT1 = 1 強制 RI 為 1 • OUT2= 1 強制 DCD 為 1 <p>在回送模式中，傳送的資料馬上接收。這個特徵允許處理器核對 UART 傳送和接收資料的路徑。傳送、接收和數據機控制中斷都是可以直接操控，除了數據機控制中斷是由 MCR 位元啟動的，而不是數據機控制接腳。在此模式中，訊號中斷可以由傳送器區域送到接收器區域。</p> <p>0 = 一般模式的 UART 操作 1 = 回送模式的 UART 操作</p>
3	OUT2	<p>OUT2 訊號控制：OUT2 連接 UART 中斷輸出和中斷控制單元。當 LOOP=0 時：</p> <p>0 = 啟動 UART 中斷 1 = 關閉 UART 中斷</p> <p>當 LOOP=1 時，必須發出中斷給處理器：</p> <p>0 = 強制 MSR[DCD]為 0 1 = 強制 MSR[DCD]為 1</p>
2	OUT1	測試位元。這個位元只有在回送模式使用。在其他模式則忽

		略這個位元。 0 = 強制 MSR[RI] 為 0 1 = 強制 MSR[RI] 為 1
1	RTS	請求傳送 0 = nRTS 腳位為 1 1 = nRTS 腳位為 0
0	DTR	資料末端就緒 0 = nDTR 腳位為 1 1 = nDTR 腳位為 0

13.4.2.10 數據機狀態暫存器

數據機狀態暫存器(MSR)提供數據機或資料集(或是一個模擬數據機的週邊設備)到處理器間當時的控制線路狀態。除了當時的狀態資訊外，MSR 的 4 個位元提供狀態變更的資訊。當數據機的控制輸入改變狀態就會設置 MSR[3:0]，當處理器讀取 MSR 時就會被清除。不同 UART 間，這個暫存器的差異將在 13.5.1 節「UART 暫存器之差異」中說明。

數據機控制線路的狀態不會影響到 FIFO。要使用這些線路當作流量控制，就必須要設置 IER[MIE]位元。當任一流量控制位元接腳發生中斷時，中斷服務行程必須關閉 UART。UART 會繼續傳送/接收目前的字元然後停止。FIFO 的內容將保留。如果重新啟動 UART，就會從原本停止的地方開始繼續傳輸。如果關閉 UART 單元，從流量控制接腳產生的中斷就不會傳送給 UART 單元。當為了流量控制而關閉這個單元，應用處理器的中斷控制器必須為流量控制接腳啟動中斷。如果這個接腳處在交替功能模式，中斷控制器將繼續觸發中斷。

注意：當設置了位元 0、1、2、或 3，如果設置 IER[MIE]位元，就會產生數據機狀態中斷。

表 13-15 數據機狀態暫存器

Base+0x18	數據機狀態暫存器	UART
Bit	31 30 29 28 27 26 25 24 23 22 21 20 19 18 17 16 15 14 13 12 11 10 9 8 7 6 5 4 3 2 1 0	
	Reserved	DCD RI DSR CTS DDCD TERI DDSR DCTS
Reset	0 0	

唯讀		
位元	名稱	說明
31:8	—	保留
7	DCD	資料載體偵測：是 nDCD 訊號的補數。如果設置 MCR[LOOP]

		位元則值與 MCR[OUT2]相同。 0 = nDCD 腳位為 1 1 = nDCD 腳位為 0
6	RI	鈴聲指示器：是 nRI 訊號的補數。如果設置 MCR[LOOP]位元則值與 MCR[OUT1]相同。 0 = nRI 腳位為 1 1 = nRI 腳位為 0
5	DSR	資料集就緒：是 nDSR 訊號的補數。如果設置 MCR[LOOP]位元則值與 MCR[DTR]相同。 0 = nDSR 腳位為 1 1 = nDSR 腳位為 0
4	CTS	清除後傳送：是 nCTS 訊號的補數。如果設置 MCR[LOOP]位元則值與 MCR[RTS]相同。 0 = nCTS 腳位為 1 1 = nCTS 腳位為 0
3	DDCD	Delta 資料載體偵測： 0 = 從上一次讀取 MSR 後，nDCD 接腳沒有改變 1 = nDCD 接腳改變狀態
2	TERI	尾部(Trailing)邊緣鈴聲指示器： 0 = 從上一次讀取 MSR 後，nRI 接腳沒有由 0 改變為 1 1 = nRI 接腳由 0 改變為 1
1	DDSR	Delta 資料集就緒： 0 = 從上一次讀取 MSR 後，nDSR 腳位沒有改變 1 = nDSR 腳位改變狀態
0	DCTS	Delta 清除後傳送： 0 = 從上一次讀取 MSR 後，nCTS 腳位沒有改變 1 = nCTS 腳位改變狀態

13.4.2.11 Scratchpad 暫存器

讀取/寫入 Scratchpad 暫存器對 UART 沒有任何影響。設計者可以自由使用 scratchpad 暫存器。與 16550 協定相容。

表 13-16 Scratch Pad 暫存器 - SPR

Base+0x1C Scratch Pad 暫存器 UART

Bit	31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
	Reserved																								SP							
Reset	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0

可讀寫		
位元	名稱	說明
31:8	—	保留
7:0	SP	Scratch Pad 在 UART 的功能上沒有作用

13.4.3 FIFO 中斷模式操作

這一節將說明如何在 FIFO 模式中處理中斷請求。

13.4.3.1 接收中斷

要發生接收中斷，就必須啟動接收 FIFO 和中斷致能。當 FIFO 達到觸發階段時，IIR[IID]表示有可用接收資料。當 FIFO 資料數目低於觸發門檻時，IIR[IID]的值是下一個等待的中斷。軟體讀取 IIR[IID]來判斷發生中斷的原因。

接收器線路狀態中斷(IIR = 0xC6)有最高的優先權，可用接收資料中斷(IIR = 0xC4)優先權比較低。只有當 FIFO 前端的字元有錯誤時，才會發出線路狀態中斷。

從移位暫存器傳送字元給接收 FIFO，就會設置資料就緒位元(LSR 中的 DR)。當 FIFO 清空時，會清除 DR 位元。

13.4.3.2 字元逾時指示中斷

當啟動接收 FIFO 和字元逾時指示中斷致能，並且存在以下條件時，就會發生字元逾時指示中斷：

- FIFO 中至少有一個字元
- 最近接收到的字元和前一個字元時間間隔 (interval) 大於 4 個連續字元的接收時間。如果設定了兩個停止位元，第二個位元也計入時間間隔內(interval)。
- 上一次 FIFO 讀取字元是在 4 個連續字元接收時間之前。

在處理器讀取接收 FIFO 中的一個字元，或是接收到一個新的起始位元，就會清除字元逾時指示中斷，時間間隔重新計算。如果沒有發生字元逾時指示中斷，當接收到新的字元，或是處理器讀取接收 FIFO，時間間隔重新計算。

13.4.3.2 傳送中斷

要發生傳送中斷，就必須啟動傳送 FIFO 和中斷致能。當傳送 FIFO 中資料數目不足一半時，就會發生傳送資料請求中斷。當寫入 THR 或是讀取 IIR 時就會清除這個中斷。

13.4.4 FIFO 輪詢模式操作

當啟動 FIFO 時，設置 IER[7]和 IER[4:0]全部為 0 會使序列埠進入 FIFO 輪詢模式。接收器和傳送器分開設定，兩者中任一個或同時兩個可以處於輪詢模式。在輪詢模式中，軟體藉由 LSR 檢查接收器和傳送器的狀態。

13.4.5 DMA 請求

FIFO 資料寬度為 1 位元組。DMA 請求不是傳送資料服務請求，就是接收資料服務請求。只有在 FIFO 模式中才會產生 DMA 請求。

當傳送 FIFO 資料數目少於一半，而且設置了 IER[DMAE]位元，就會發出 DMA 傳送請求。在發出 DMA 傳送請求之後，DMA 控制器(DMAC)會寫入資料到 FIFO 中。對於每個 DMA 請求，DMAC 傳送 8、16、或 32 位元組的資料給 FIFO。在 DMA 通道中設定 DMA 傳送的位元組數目。

當接收 FIFO 達到觸發門檻，且資料沒有錯誤，並設置了 IER[DMAE]位元，就會發出接收 DMA 請求。如果觸發門檻設為 1，就不會產生 DMA 請求。

DMAC 讀取 FIFO 中的資料。對於每個 DMA 請求，DMA 控制器可以從 FIFO 讀取 8、16、或 32 位元的資料。讀取的位元組數目是在 DMA 通道中設定。

注意：讀取的通道設定值不能多於 FIFO 觸發階段門檻值。

如果啟動 DMA 請求並且接收到一個錯誤的字元，接收 DMA 請求會自動的關閉，並且產生一個錯誤中斷。錯誤字元會放置在接收 FIFO 中。如果 UART 正在請求一個接收 DMA 的執行，這個請求會馬上被取消。這樣可以預防 DMAC 在軟體清除錯誤時，嘗試去存取 FIFO。

當清除了在接受 FIFO 中所有的錯誤，接收 DMA 請求會自動致能，並且當達到觸發階段時，會產生接收 DMA 請求。

注意：在錯誤中斷控制器開始清除 FIFO 中的錯誤之前，確認 DMAC 已經完成接收 DMA 請求的步驟。

13.4.5.1 接收 FIFO 的尾部位元組

當接收 FIFO 中的通道數量少於觸發階段，並且不再接收資料，就會發生尾部(trailing)位元。在這個例子中，不會產生 DMA 接收請求。依照下列步驟來讀取尾部位元：

1. 字元逾時指示中斷致能，等待一個字元逾時指示中斷。
2. 關閉接收 DMA 通道並且等待 DMA 停止運轉。
3. 一次讀取一個位元組。當 LSR[DR]位元為 0 時，表示 FIFO 處於清空狀態。
4. 重新啟動接收 DMA 通道。

13.4.6 慢速紅外線非同步介面

慢速紅外線(SIR)介面用 STUART 支援使用紅外線雙向無線通訊。SIR 提供傳送編碼器和接收解碼器，支援實體連結，符合 IRDA 序列紅外線規格 1.1 版的規格。

SIR 介面不包含 IR LED 傳送器或接收放大器。接在 SIR 的 I/O 接腳，只提供數位 CMOS 準位訊號。SIR 支援雙向通訊，因為從傳送 LED 的反射訊號進入了接收器中，無法做到全雙工通訊。SIR 介面最高頻率可達 115.2 kbps。因為輸入時脈為 14.7456 MHz，傳輸速率除數必須為大等於 8。

13.4.6.1 紅外線選擇暫存器

IRDA 模組受到和其連結的 UART 所管控。紅外線選擇暫存器控制 IRDA 功能。

表 13-17 紅外線選擇暫存器 - SPR

Base+0x20	紅外線選擇暫存器																UART															
Bit	31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
	Reserved																RXPL	TXPL	XMODE	RCVEIR	XMITIR											
Reset	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	

可讀寫

位元	名稱	說明
31:5	—	保留
4	RXPL	接收資料極性(Polarity)： 0 = SIR 解碼器將正脈衝視為 0 1 = SIR 解碼器將負脈衝視為 0
3	TXPL	傳送資料極性： 0 = SIR 編碼器對資料位元 0 產生一個正脈衝 1 = SIR 編碼器對資料位元 0 產生一個負脈衝
2	XMODE	傳送脈衝寬度選擇：當清除 XMODE 位元，使用 UART 16X 做為 IRDA 傳送及接收的時脈。當設置 XMODE 位元，傳送編碼器產生 1.6μs 脈衝(相當於 115.2kbps 寬度的 3/16)取代一個的 3/16 位元寬度的脈衝，接收解碼器偵測的脈衝寬度也是 1.6μs。 0 = 傳送脈衝的寬度為一個位元的 3/16 乘以寬度 1 = 傳送脈衝的寬度為 1.6μs
1	RCVEIR	SIR 接收器致能：當設置了 RCVEIR 位元，來自 RXD 接腳的訊號，由 IRDA 解碼器處理後，再送給 UART。如果清除了 RCVEIR 位元，IRDA 解碼器的時脈會停止，RXD 接腳會直接將訊號供給 UART。 0 = 接收器處於 UART 模式 1 = 接收器處於紅外線模式
0	XMITIR	SIR 傳送器致能：當設置 XMITIR 位元為 1，UART 的 TXD 輸出，先由 IRDA 編碼器處理，再送給週邊設備。如果清除了 XMITIR 位元，IRDA 編碼器的時脈會停止，UART 的 TXD 訊號會直接送給週邊設備腳位。 當設置 SIR 傳送器致能，TXD 輸出接腳處在高電位預設狀態，會轉換成一般低電位預設狀態。除非在設置 XMITIR 位元前關閉紅外線 LED，否則會導致一個錯誤的起始位元。 0 = 傳送器處於 UART 模式 1 = 傳送器處於紅外線模式

13.4.6.2 操作

SIR 調節技術傳送的位元組可以是 5、6、7 或 8 位元並且加上選擇性同位位元。以數值為 0 的起始位元開始，並以一個或多個停止位元結束。編碼的方法為在資料數值為 0 的中間，產生一個位元寬度的 3/16 的脈衝，數值為 1 的位元則不傳送脈衝。每一個數值為 0 的位元都必須產生脈衝，連續位元 0 也是一樣。

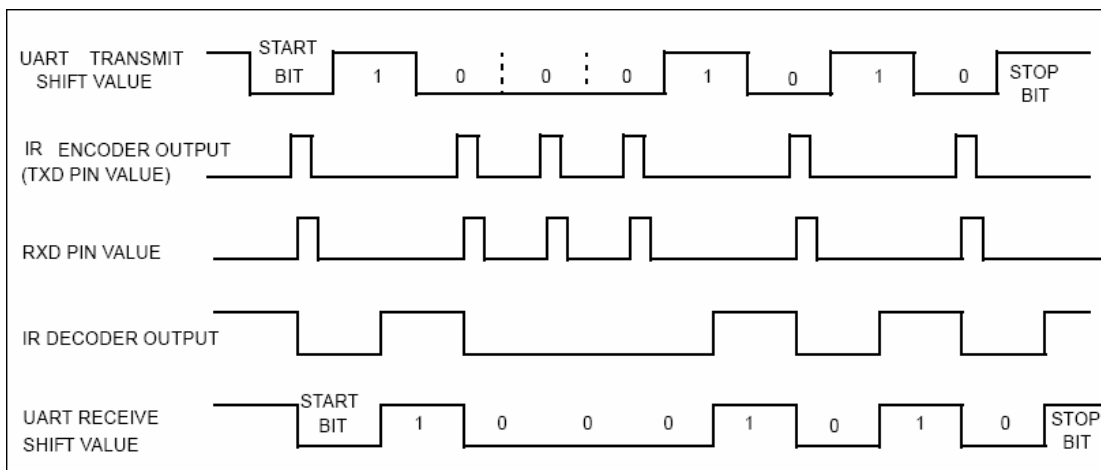


圖 13-3 IR 傳送和接收範例

圖 13-3 第一圖是 UART 非同步傳送傳輸。第二圖是 IR 編碼器在 TXD 接腳產生的脈衝。在起始位元和資料位元值 0 的中間會產生脈衝。第三圖為在 RXD 輸入腳位接收到的訊號。第四圖為接收解碼器的輸出。當接收解碼器偵測到一個脈衝時，他會驅動接收資料線路為低電位。第五圖是 UART 接收器解譯動作。最後一個圖與第一個圖是相同的，但是他移位了 1/2 位元的週期。

當清除了 XMODE 位元，每個數值為 0 的位元有一個位元 3/16 寬度的脈衝。當設置了 XMODE 位元，在每個數值為 0 的位元中間會產生一個 1.6μs 的脈衝。當設置了 XMODE 位元，會產生較短的紅外線脈衝，減少了 LED 的電源消耗。在 2400 bps 時，每個傳送數值為 0 的位元都會使 LED 正常的運作 78μs。當設置了 XMODE 位元時，LED 只能運作 1.6μs。XMode 改變接收器的狀態。接收器可以偵測到有正確脈衝寬度的脈衝。如果傳送接收器 crop 輸入的脈衝，就必須設置 Xmode。

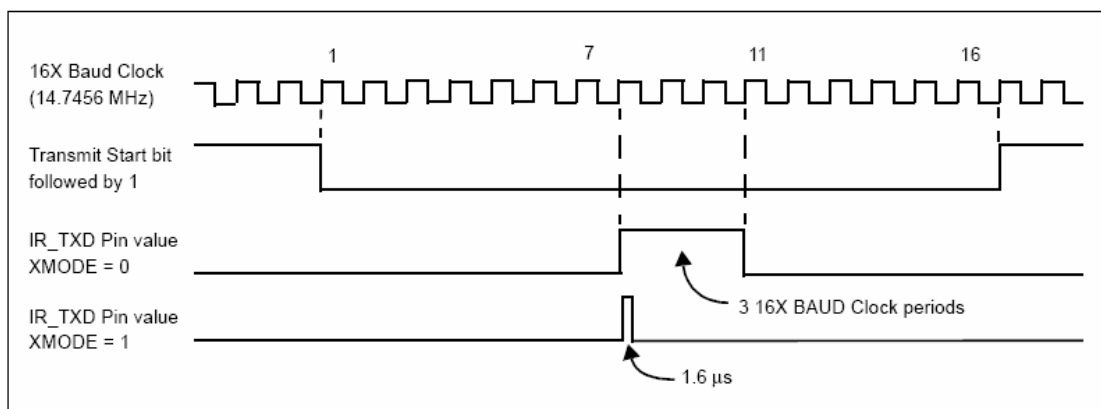


圖 13-4 XMODE 範例

注意：為了預防傳送器 LED 的反射回送給接收器，當 IR 傳送編碼器傳送資料時關閉 IR 接收解碼器，當 IR 接收解碼器接收資料時關閉 IR 傳送編碼器。不可以同時設置 RCVEIR 和 XMITIR。

13.5 暫存器總結

表 13-18、表 13-19、和表 13-20 包含了 FFUART、BTUART、和 STUART 的暫存器位址。

表 13-18 FFUART 暫存器位址

暫存器位址	DLAB 位元數值	名稱	說明
0x4010 0000	0	FFRBR	接收緩衝暫存器(唯讀)
0x4010 0000	0	FFTHR	傳送保持暫存器(唯寫)
0x4010 0004	0	FFIER	IER(可讀寫)
0x4010 0008	X	FFIIR	中斷 ID 暫存器(唯讀)
0x4010 0008	X	FFFCR	FCR(唯寫)
0x4010 000C	X	FFLCR	LCR(可讀寫)
0x4010 0010	X	FFMCR	MCR(可讀寫)
0x4010 0014	X	FFLSR	LSR(唯讀)
0x4010 0018	X	FFMSR	MSR(唯讀)
0x4010 001C	X	FFSPR	Scratch Pad 暫存器
0x4010 0020	X	FFISR	紅外線選擇暫存器(可讀寫)
0x4010 0000	1	FFDLL	除數門鎖低位元組暫存器(可讀寫)
0x4010 0004	1	FFDLH	除數門鎖高位元組暫存器(可讀寫)

表 13-19 BTUART 暫存器位址

暫存器位址	DLAB 位元數值	名稱	說明
0x4020 0000	0	BTRBR	接收緩衝暫存器(唯讀)
0x4020 0000	0	BTTHR	傳送保持暫存器(唯寫)
0x4020 0004	0	BTIER	IER(可讀寫)
0x4020 0008	X	BTIIR	中斷 ID 暫存器(唯讀)
0x4020 0008	X	BTFCR	FCR(唯寫)
0x4020 000C	X	BTLCR	LCR(可讀寫)
0x4020 0010	X	BTMCR	MCR(可讀寫)
0x4020 0014	X	BTLSR	LSR(唯讀)

0x4020 0018	X	BTMSR	MSR(唯讀)
0x4020 001C	X	BTSPR	Scratch Pad 暫存器
0x4020 0020	X	BTISR	紅外線選擇暫存器(可讀寫)
0x4020 0000	1	BTDLL	除數門鎖低位元組暫存器(可讀寫)
0x4020 0004	1	BTDLH	除數門鎖高位元組暫存器(可讀寫)

表 13-20 STUART 暫存器位址

暫存器位址	DLAB 位元數值	名稱	說明
0x4070 0000	0	STRBR	接收緩衝暫存器(唯讀)
0x4070 0000	0	STTHR	傳送保持暫存器(唯寫)
0x4070 0004	0	STIER	IER(可讀寫)
0x4070 0008	X	STIIR	中斷 ID 暫存器(唯讀)
0x4070 0008	X	STFCR	FCR(唯寫)
0x4070 000C	X	STLCR	LCR(可讀寫)
0x4070 0010	X	STMCR	MCR(可讀寫)
0x4070 0014	X	STLSR	LSR(唯讀)
0x4070 0018	X	STMSR	保留(沒有數據機控制接腳)
0x4070 001C	X	STSPR	Scratch Pad 暫存器
0x4070 0020	X	STISR	紅外線選擇暫存器(可讀寫)
0x4070 0000	1	STDLL	除數門鎖低位元組暫存器(可讀寫)
0x4070 0004	1	STDLH	除數門鎖高位元組暫存器(可讀寫)

13.5.1 UART 暫存器之差異

BTMCR、BTMSR、和 STMCR 的預設說明如表 13-21 所示。

表 13-21 BTUART 和 STUART 的流量控制暫存器

	Bit7-5	Bit4	Bit3	Bit2	Bit1	Bit0
BTMCR	保留	LOOP	OUT2	保留	RTS	保留
BTMSR	保留	CTS	保留	保留	保留	DCTS
STMCR	保留	LOOP	OUT2	保留	保留	保留

問題

1. 請說明 FIFO 中斷運作模式。
2. 請說明 NRZ 編碼方式。
3. 若 UART 的傳輸速率為 38400 bps，DLH 和 DLL 暫存器如何設定。
4. 請說明 UART 傳送時訊框格式。
5. 請說明慢速紅外線在 XMODE=0 和 XMODE=1 的差異
6. 何謂 UART。
7. 試述 UART 各種晶片所支援的速度。
8. 試述全功能 UART、藍牙 UART 與標準 UART 之間的相同處與相異處。
9. 試述各種 UART 的共同特徵。
10. 試述 UART 的 DMA 運作方式。
11. 試述 UART 的輪詢運作方式。