

第二章 XScale 微處理器簡介

本書主要介紹以 Intel® PXA250 和 PXA210 應用處理器為主，每一個應用處理器都是在晶片上高度整合的系統，包括高效能、低功率的 Intel® XScale™ 核心與多樣化的系統週邊。

PXA250 應用處理器是一個 17 * 17 公厘、256 個腳位，高效能的 PBGA 封裝晶片。此 17 * 17 公厘見方的封裝晶片具有 32 位元的記憶體資料匯流排和各類的週邊裝置。

PXA210 是一個 13 * 13 公厘、225 個腳位，屬於較小型的 T-PBGA 封裝晶片。此 13 * 13 公厘見方的封裝晶片具有 16 位元的記憶體資料匯流排與較少的週邊裝置。

2.1 Intel® XScale™ 核心特色

Intel XScale 的核心主要有以下特色：

- 與 ARM™ 5TE ISA 版本相容
 - ARM Thumb 指令支援
 - ARM 數位訊號處理 (DSP) 增強指令
- 低功率與高效能
- Intel 媒體處理技術
 - 增強 16 位元的乘法
 - 40 位元的累加器
- 32K 位元組的指令快取 (Cache)
- 32K 位元組的資料快取
- 2K 位元組的迷你資料快取
- 2K 位元組的迷你指令快取
- 指令與資料記憶體管理單元 (MMU, Memory Management Units)
- 分支目的緩衝區 (BTB, Branch Target Buffer)
- 透過 JTAG 埠除錯之能力

2.2 系統整合特色

此應用處理器整合了 Intel XScale 核心與下列的周邊裝置：

- 記憶體控制器
- 時脈與電源控制器
- 通用序列匯流排 (USB, Universal Serial Bus) 客戶端
- 直接記憶體存取控制器 (DMAC, Direct Memory Access Controller)
- 液晶顯示 (LCD, Liquid Crystal Display) 控制器
- 聲音編解碼 (AC97) 控制器
- 積體電路連線 (I2C, Inter-Integrated Circuit) 匯流排介面單元
- 積體電路連線聲音 (I2S, I2C Sound) 控制器
- 多媒體卡 (MMC, Multimedia Card) 控制器
- 快速紅外線 (FIR) 通訊埠
- 同步序列協定控制器 (SSPC, Synchronous Serial Protocol Controller)
- 一般用途輸入輸出 (GPIO, General Purpose Input Output)
- 通用非同步收發器 (UART, Universal Asynchronous Receiver/Transmitter)
- 即時時脈 (RTC, Real-Time Clock)
- 作業系統時計
- 脈寬調變器 (PWM, Pulse-Width Modulator)
- 中斷控制

2.2.1 記憶體控制器

記憶體控制器為了各類記憶體晶片與組織提供控制訊號和可程式化的計時功能，可支援至四個SDRAM分割，六個靜態晶片選擇 — SRAM、SSRAM、Flash、ROM、SRAM以及相容晶片，並支援兩個 PCMCIA或Compact Flash插槽。

註：PXA210應用處理器不支援PCMCIA、Compact Flash或是variable- latency I/O。

2.2.2 時脈與電源控制器

時脈與電源控制器控制每個模組的時脈頻率，以及管理不同的電源管理操作模式的轉換，藉此達到最佳的計算效能與電源消耗。

此應用處理器的功能區塊是由時脈所驅動，而時脈是由 3.6864 MHz 晶體 (crystal) 及選擇性的 32.768 KHz 晶體所產生。

3.6864 MHz 晶體驅動核心鎖相迴路 (PLL, Phase Locked Loop) 與一個週邊鎖相迴路，這些鎖相迴路產生選擇性的時脈頻率以執行特定的功能區塊。

32.768 KHz 晶體是一個選擇性的時脈，若要使用則必須先重置 (hard reset)。此時脈驅動即時時脈、電源管理控制器、與中斷控制器。32.768 KHz 晶體是設計在一個分開的電源，使得應用處理器在睡眠模式時能提供一個有效的時脈。

電源管理主要是控制加速執行/一般執行、閒置和睡眠作業模式的轉換。

2.2.3 通用序列匯流排客戶端 (USB)

USB 協定主要設計是讓 PC 的使用者能很容易的將週邊如螢幕、印表機、數位喇叭、數據機、掃描器、數位相機、搖桿等設備連結至主機上。USB 有兩種資料傳輸速度：12Mbps 與 1.5Mbps。此裝置若藉由 USB hub 的串接，最多可連結上 127 個 USB 裝置。

USB 裝置控制器主要是管理與控制連接至匯流排的每個週邊裝置，其所需之軟體驅動程式與頻寬，使用者不須對新裝置做任何設定，即可自動偵測安裝設定完成。USB 裝置控制器亦提供電源給串接的 USB 裝置，USB hub 也能偵測所串接上來或移除的週邊裝置，以給予適合的電源，因此週邊所串接的長度只要不超過五公尺之上，電源負載都不至於太過沉重。

USB 客戶端模組符合通用序列匯流排規格版本 1.1 之上，可支援至 16 個裝置，而且提供了內部產生 48 MHz 時脈。USB 裝置控制器提供先進先出 (FIFO) 以支援 DMA 存取記憶體。

2.2.4 直接記憶體存取控制器 (DMAC)

DMA 方式，是一種完全由硬體執行 I/O 交換的工作方式。在這種方式中，DMA 控制器從 CPU 完全接管對匯流排的控制，資料交換不經過 CPU，而直接在記憶體和 I/O 設備之間進行。

DMA 工作時，由 DMA 控制器向記憶體發出位址和控制信號；進行位址

修改；對傳送字的個數計數；並且以中斷方式向CPU報告傳送操作的結束。

DMA方式一般用於高速傳送成組的資料。

- **目的：**減少大批量資料傳輸時CPU的開銷
- **方法：**採用專用部件（DMA控制器）生成訪存位址並控制訪存過程
- **優點：**操作均由硬體電路實現，傳輸速度快；CPU基本不干預，僅在初始化和結束時參與，CPU與外設並行工作，效率高

DMAC提供16個頻道按照優先次序來處理發自內部周邊的傳送請求，與至多2個來自外部相容晶片的資料傳送請求。DMAC是以描述符號的方式來容許指令鏈接與循環結構。

當執行週邊至記憶體、記憶體至週邊、記憶體至記憶體傳送時，DMA是操作於直通（Flow-Through）模式。DMAC與使用以字元（word）、半字元或是位元組（byte）為資料大小的週邊設備相容。

2.2.5 液晶顯示控制器 (LCDC)

LCD控制器支援被動式（DSTN）與主動式（TFT）平板顯示器，解析度最高可支援至800*600*16位元/像素。一個內部的256色調色板會擴充1、2、4或8個位元的編碼像素，而未編碼的16位元像素則會跳過調色板。

兩個專用的DMA通道（channel）允許LCD控制器支援單一或是雙重面板顯示。被動式單色顯示模式最高可支援至256色灰階，而被動式彩色模式最高可支援至64K色彩，主動式彩色模式最高可支援至64K色彩。

LCD 控制器支援以下功能：

- **顯示模式**
 - 單一或雙面版模式
 - 在被動單色模式時，最多為 256 灰階層級（8 位元）
 - 在被動彩色模式時，總共有 65536 個可能色彩（使用 16 位元 TMED dithering 演算法）
 - 在主動彩色模式時最多 65536 個色彩（16 位元，越過調色板）
 - 被動 8 位元彩色單一面版顯示
 - 主動 8 位元（每個通道）彩色雙面版顯示
- 顯示大小最大為 1024×1024 像素，建議最大設定為 800×600
- 內部彩色調色板 16 位元之 RAM 256 通道（在每個訊框開始時可自動

被載入)

- 1、2、4、8 或 16 位元的編碼像素資料
- AC 偏差值腳位輸出之可程式化觸發器 (藉由線條計算來觸發)
- 195kHz 至 83kHz 之可程式化像素時脈 (100MHz/512 至 166MHz/2)
- 整合之 2 通道 DMA (一個通道負責單一面版調色板, 另一個負責雙面版模式的第 2 個面版)
- 每個線條開始與結束之可程式化等待狀態
- 可程式化輸出啟動、訊框時脈與線條時脈之極性
- 可程式化輸入與輸出 FIFO underrun 之中斷
- 可程式化訊框與線條時脈極性、脈衝寬度與等待計算

2.2.6 聲音編解碼控制器

Intel公司在1997年制定出一個聲音編解碼器(Audio Codec)的規格稱為Audio Codec '97 (AC'97)。簡單來說,編解碼器(Codec)是一個單晶片裝置,將數位訊號透過串列傳輸作解碼的動作轉成類比訊號,傳送到耳機或喇叭輸出;或者將從麥克風進來的類比訊號作編碼的動作,轉成數位訊號,作串列傳輸。現今,AC97的規格成為一個低價位、高品質的聲音解決方案,即目前的整合音訊標準。AC97發展至今已經歷經幾次較大的修改,從最初AC97 v1.x白皮書中規定固定的48kHz取樣率輸出,到後來的AC97 v2.0白皮書中擴展了部分音頻特徵,開始支援多種取樣率以及多聲道輸出。

AC97控制器支援AC97修訂版本2.0的編解碼器,此編解碼器的取樣頻率最高可至48 KHz。控制器提供獨立的16位元通道給立體聲脈碼調變 (Stereo PCM) 輸入、Stereo PCM輸出、調變解調器 (Modem) 輸入、Modem輸出,以及單聲道麥克風輸入,每一個頻道內含一個FIFO以支援DMA存取記憶體。

2.2.7 積體電路連線匯流排介面單元

過去當有多項裝置要連接到處理器時,各項裝置的位址線以及資料線會個別接到處理器上,如此一來,就佔用了處理器的腳位,使得處理器的 IC 腳數目增加。為了解決這個問題,飛利浦公司在1980年代發展出所謂的交互整合電路 (I2C) 匯流排。I2C 是一個低頻寬、短距離的通訊協定。所有的裝置藉由兩條線連接在一起,這兩條線分別為串列資料線 (SDA) 和串列時脈線 (SCL), SDA 資料腳位是作為輸入和輸出功能使用而 SCL 時脈腳位是用來控制和參考 I2C 匯流排。由於所有的通訊只在這兩條線上動作,所以每一個裝置必須有一個獨一

無二的位址，讓處理器來辨識它。

I2C 匯流排介面單元提供一個 2 腳位的一般用途序列通訊埠，此介面分配 1 個腳位給資料與位址使用，另 1 個腳位給計時器。

2.2.8 積體電路連線聲音控制器

I2S 是一個為數位立體聲音裝置所設計的串列匯流排，其中至少包含兩條分開的聲音資料線(Audio data)與時脈訊號線(clock)。藉由分開資料線與時脈訊號線，則與時間相關的錯誤，例如抖動(jitter)將可以避免，因此可以免去使用防抖動(anti-jitter)的裝置。I2S 的匯流排設計包含下列的串列匯流排：資料線(可以作為輸出或輸入)、一條選擇線(可選擇左、右頻道)、一條時脈線。

I2S 控制器為數位立體聲提供了一個序列連接至標準 I2S 編解碼器。它支援標準 I2S 與 MSB 調整 I2S 格式，也提供了四個信號來連接 I2S 編解碼器。I2S 控制器信號是與 AC97 控制器腳位一同多工處理的，此控制器內含 FIFO 以支援 DMA 存取記憶體。

I2SC 是由緩衝器、狀態暫存器、控制暫存器、平行序列轉換器和計數器組成，使用在應用程式處理器系統記憶體和一個外部 I2S 編碼解碼器之間的數位化音訊傳輸。

為了重播放數位化音訊的或合成音訊的產生，I2SC 從應用程式處理器系統記憶體檢索數位化音訊取樣且將它們經由 I2S 連結傳送到編碼解碼器，再由編碼解碼器中的外部數位到類比轉換器轉換音訊取樣成為類比音訊波狀。

為了記錄數位化音訊，I2SC 從一個編碼解碼器(經由 I2S 連結)接收數位化音訊取樣且將它們儲存到應用程式處理器系統記憶體。

I2S 控制器支援標準 I2S 與 MSB 調整 I2S 格式，控制器以四支或五支腳位連接到一個外部編碼解碼器：

- 一個位元率時脈，能使用一個內部或一個外部來源資料
- 一種格式化或“左/右”控制訊號
- 二個序列音訊腳位，一個做為輸入和另一個做為輸出
- 位元率時脈，一個選擇系統時脈也由 I2SC 傳送到編碼解碼器

I2S 資料能夠藉由 DMA 控制器或程式 I/O 二者之一來儲存到系統記憶體或是從系統記憶體取得資料。

對於 I2S 系統，需要額外的腳位來控制外部編碼解碼器，一些編碼解碼器使用一個 L3 控制匯流排，它需要 3 個訊號—— L3_CLK、L3_DATA 和 L3_MODE —— 來寫入位元組到 L3 匯流排暫存器，I2SC 經由一般用途 I/O (GPIO) 腳位的軟體控制來支援 L3 匯流排協定，I2SC 不提供 L3 匯流排協定的硬體控制。

存在二種透過一個序列路徑傳送數位化立體音訊的相似協定：標準 I2S 與 MSB 調整 I2S，二者均可工作在多種時脈率，能夠由程式化的分配器或從一個外部時脈源極分配 PLL 時脈來獲得。

2.2.9 多媒體卡控制器

MultiMediaCard 是 Sandisc 公司推出的大容量串列 Flash 儲存卡，外形尺寸為 32mm×24mm×1.4mm，質量小於 2 克，7 個腳位，便於開發設計小型的移動數位設備。

Sandisc 公司所推出之 Flash 記憶體產品 MultiMediaCard (MMC)，通常叫作多媒體卡。它的體積比 SmartMedia 還要小，不怕衝擊，可反覆讀寫記錄 30 萬次，驅動電壓 2.7~3.6V，可變時鐘頻率範圍為 0~20MHz，目前常見的容量為 64MB/128MB。ATP Electronics 公司已經率先推出了 1GB 的高容量 MMC。除了體積小、壽命長、容量大等特性外，還具備存儲區糾錯能力；低功耗；5ms 內沒有接收到命令字後，自動轉入休眠狀態；支援熱插拔等優點。

MMC 控制器提供一個序列介面至標準記憶卡，此控制器在 MMC 或是 SPI 模式下至多可支援 2 個卡，傳輸速率可達 20 Mbps。MMC 控制器內含 FIFO 以支援 DMA 存取記憶體。

2.2.10 快速紅外線通訊埠

在眾多的無線傳輸方式中，紅外線屬於最簡單也是最普通的方式，最常見莫過於電視遙控器，也普遍用在 PDA、Notebook、無線滑鼠和鍵盤。紅外線是一個點對點的傳輸方式，使用上很方便，但缺點是距離短，障礙物會影響通訊品質。常見紅外線分類如下

1. SIR：最高傳輸速率 115 Kbps.
2. MIR：最高傳輸速率 1.152 Mbps.
3. FIR：最高傳輸速率 4 Mbps.
4. VFIR：最高傳輸速率 16 Mbps.

PXA250 和 PXA210 應用處理器的快速紅外線通訊埠(FICP)採用半雙工運行，可直接和市面上 IrDA 相容的 LED 收發器連接。FICP 是以標準的 4-Mbps IrDA 為基礎，使用四位置脈衝控制(4PPM)和 IrDa 傳輸所發展的特別序列封包協定 (specialized serial packet protocol)。為了支援標準，FICP 有：

- 一個位元的編碼/解碼器
- 一個序列到平行(serial-to-parallel)資料引擎
- 傳輸的 FIFO，可以存放 128 筆資料，每筆資料寬度 8 位元
- 接收的 FIFO，可以存放 128 筆資料，每筆資料寬度 11 位元

FICP 和標準 UART 共用 GPIO 腳位做為傳送或接收資料用。因此同一時間只能使用其中一種功能。為了支援各種的 IrDA 收發器，傳送和接收腳位可個別設定成正常模式或 active low data。

FIR通訊埠是以4 Mbps Infrared Data Association (IrDA) 規格為基礎。它以半雙工的方式操作，內含FIFO以支援DMA存取記憶體。FIR通訊埠使用標準通用非同步收發器 (STUART) 傳輸與接收腳位來直接與外部IrDA LED收發器做溝通。

2.2.11 同步序列協定控制器 (SSPC)

序列傳輸的成本比較便宜，兩個裝置之間的連線只需要2條線或3條線即可，常應用在聲音及電信訊號傳輸。又分為同步和非同步兩種。同步時需要三個訊號即可(1) 序列位元傳輸率時脈(2) 訊框訊號(3)位元資料訊號。

SSP埠提供一個全雙工的同步序列介面，於7.2 KHz到1.84 MHz位元率下操作。它支援美國國家半導體的Microwire、德州儀器的同步序列協定 (Synchronous Serial Protocol)、以及Motorola的序列週邊介面 (Serial Peripheral Interface)。SSPC內含FIFO以支援DMA存取記憶體。

SSPC 在 Master 模式下運作(週邊裝置在 Slave 模式運作)，序列位元傳輸率 (serial bit rate)可以從 7.2KHz 到 1.84MHz。序列資料的寬度可從 4 到 16 個位元。SSPC 提供傳送 FIFO 和接收 FIFO，每個 FIFO 深 16 通道 x 寬 16 位元。

接收或傳送資料時，中央處理器(CPU)可用程式化 I/O 或是 DMA 突發傳輸 (burst)兩種方式，從 FIFO 寫入或移出資料。突發傳輸一次般動 4 或 8 個 half-word 資料。

2.2.12 一般用途輸入輸出 (GPIO)

PXA250 應用處理器提供 81 個 GPIO 的腳位來產生及捕捉指定的輸入及輸出信號。每一個腳位都可以被設計成輸入或輸出。當設計成輸入時，GPIO 也可以被當作一中斷來源。當全部都是重置(reset)時，81 個腳位被設定為輸入，並且持續當作輸入直到他們被設定成其他狀態。

大部分的週邊透過 GPIO 連接到外部的腳位。為了使用經由 GPIO 連結的週邊，軟體必須先設定 GPIO 的組態，如此一來，想要使用的週邊才會連結到它的腳位。腳位的預設狀態為 GPIO 輸入。

PXA250 應用處理器透過 27 個暫存器來致能或控制通用 I/O(GPIO)的 81 個腳位，控制內容如腳位的方向(輸入或輸出)、腳位功能、腳位狀態(只能輸出)、腳位位準偵測(只能輸入)和交替功能。其中有一部分的 GPIO 腳位可以使應用處理器離開睡眠模式。注意當選擇某個 GPIO 的腳位就是指定某一個 GPIO 的功能，因為 GPIO 的許多腳位具有交替功能，而且可以被設定為可支援應用處理器的周邊設備。

將所有未使用的 GPIO 腳位設定為輸出，將可以把電源的消耗降到最低。

為了配置給週邊腳位，必須關閉該腳位的GPIO功能，然後將適當的功能對應至腳位上。有一些GPIO同時擁有多種功能。當一個腳位的功能被選擇之後，其他剩下的功能將會被排除。因為如此，有一些週邊同時對應到多個GPIO腳位。多個對應並不代表週邊擁有多個分身，而是代表可以用多種方式連接到與週邊相連的腳位。

每一個GPIO腳位都可個別程式化為一個輸出或是輸入。輸入可以在訊號升起或是下降邊緣引發中斷。當第二個GPIO腳位具有選擇性功能可被映像到周邊時，主要GPIO腳位不會就與週邊共用。

2.2.13 通用非同步收發器 (UART)

UART 以串聯的方式負責建立兩個裝置之間的連線，最常見的是RS232。UART 訊框包括起始位元、資料位元、同位檢查位元、停止位元。

此應用處理器提供三個UART。每個UART可以被用來當成以Infrared Data Association Serial Infrared (SIR) 實體層連接規格為基礎的慢速紅外線 (SIR) 收發器。

應用處理器的UART功能主要有下列特性：

- 傳送服務及接收服務時發出DMA請求
- 慢速紅外線非同步介面
- NRZ加密/解密功能

2.2.13.1 全功能通用非同步收發器 (FFUART)

FFUART的傳輸率最高可程式化至230 Kbps。FFUART提供一個完整的數據機控制腳位組合：nCTS、nRTS、nDSR、nDTR、nRI、nDCD。它具有FIFO以支援DMA存取記憶體。

2.2.13.2 藍芽通用非同步收發器 (BTUART)

BTUART的傳輸率最高可程式化至921 Kbps。BTUART提供一部分的數據機控制腳位組合：nCTS、nRTS，其他部份可以藉由GPIO腳位來執行數據機控制之功能。BTURAT具有FIFO以支援DMA存取記憶體。

2.2.13.3 標準通用非同步收發器 (STUART)

STUART的傳輸率最高可程式化至230 Kbps。STUART不提供任何數據機控制腳位，但可以藉由GPIO腳位來執行數據機控制之功能。STUART具有FIFO以支援DMA存取記憶體。

2.2.14 即時時脈 (RTC)

可以利用即時時脈來對一個時脈來源做設定。一般而言，RTC被設定為1Hz輸出，並且被做為系統時間的維持者(keeper)。如果RTC的輸出時脈增加並到達一個預設值時，可以利用警報的功能，將中斷或喚醒事件致能。

RTC可以由兩個晶體之一所驅動。在睡眠模式下，32.768 KHz晶體的系統比

只使用 3.6864 MHz 的系統消耗較少的電源，此晶體可自系統移除以節省系統成本。RTC 利用一個可程式化的警報暫存器來提供一個固定的頻率輸出，此警報暫存器可被用來喚醒在睡眠模式的應用處理器。

2.2.15 作業系統時計

應用處理器包含一個由一個 3.6864 MHz 振盪器所驅動時脈的 32 位元作業系統計時器。作業系統計數暫存器 (Operating System Count register - OSCR) 是一個不會受限制的上數計數器。OS 計數器包含四個 32 位元符合暫存器 (OSMR3、OSMR2、OSMR1、OSMR0)，你可以讀取和寫入每個暫存器。當 OSCR 中的值與任何一個符合暫存器中的值相同時，中斷致能位元會被設定，OSSR 中所對應的位元也會被設定。這些位元也會導向至中斷控制器，並且也可以被程式化成產生中斷。當符合發生時，OS 計時器之看門狗符合致能暫存器 (OS Timer Watchdog Enable Register - OWER) 被設定，OSMR3 也可以當作用來重置應用處理器的看門狗符合暫存器。你必須初始化 OSCR 和 OSMR 暫存器，並且在 CPU 中的 FIQ 和 IRQ 中斷產生之前清除任何已設定的狀態位元。

2.2.16 脈寬調變器 (PWM)

一般 PWM 的用途是產生一個類似 clock 的訊號給其他的裝置，另外的用途則是控制裝置輸入的平均電流或電壓。

PWM 具有兩個獨立的輸出，而且可程式化來驅動兩個 GPIO。頻率與功率週期是可獨立程式化。舉例來說，一個 GPIO 可控制 LCD 對比度和其他 LCD 明亮度。

2.2.17 中斷控制

中斷控制器控制著應用處理器所有可以取得的中斷來源，並且包含所有第一階層的中斷來源的位置。中斷控制器也決定哪一個中斷會引發哪一個 IRQ 或是哪一個 FIQ 會發生，並且也可以遮蔽 (mask) 此中斷。中斷控制器只支援單一優先權等級 (single priority level)，雖然如此，中斷還是可以被安排為 IRQ 或 FIQ，FIQ 的優先權比 IRQ 還高。

中斷控制器命令應用處理器向核心產生中斷 IRQ 和 FIQ 輸入，遮罩暫存器 (Mask Register) 可啟動或關閉個別的中斷來源。

問題：

1. 請列舉 PXA210 與 PXA250 外觀與功能上之異同點。
2. 請簡述 Intel XScale 的系統架構。
3. 請簡述 XScale 晶片所提供之三種 UART。
4. 何謂 USB 控制器？
5. 何謂 AC97 控制器？
6. 試述脈寬調變器的功用？
7. 作業系統時計之用途為何？
8. 試述 UART 和 STUART 的差異。
9. 試述 UART 和 FFUART 的差異。
10. 試述 XScale 處理器上的各種不同的非同步收發器。
11. 試述 GPIO 的用途為何？